

文章编号：1006-4710(2014)04-0415-10

光伏控制系统中冗余技术的研究与应用

柯程虎^{1,2}, 张辉^{1,2}

(1. 西安理工大学 自动化与信息工程学院,陕西 西安 710048;
2. 西安交通大学 电力设备电气绝缘国家重点实验室,陕西 西安 710049)

摘要：本文主要针对双机冗余的故障检测及自动判决等关键技术进行研究,提出了一种双 DSP 冗余结构的光伏控制器的设计方案。以 TI 公司的控制芯片 TMS320F2812 为核心,研究并实现了双 DSP 冗余结构的光伏控制系统,双 DSP 分担处理信号并且互为备份,通过检测各自的关键信号来判断故障状态,并能迅速通知备份 DSP 做出切换;解决了传统冷备份系统冗余切换速度慢、数据采样频率低的缺点,减少了系统的故障时间,提高了系统的可靠性与稳定性。实验结果表明该方案可行且有效。

关键词：冗余技术; 双 DSP; 光伏控制器

中图分类号：TM464 文献标志码：A

Investigation of the photovoltaic control system with redundant structure

KE Chenghu^{1,2}, ZHANG Hui^{1,2}

(1. Faculty of Automation and Information Engineering, Xi'an University of Technology, Xi'an 710048, China; 2. Open Fund of State Key Laboratory of Electrical Insulation and Power Equipment, Xi'an Jiaotong University, Xi'an 710049, China)

Abstract: This paper mainly studies the malfunction detection, automatic judgment and other key technologies of dual-redundant structure and proposes a design scheme of photovoltaic controller with dual-DSP redundant structure. Based on the control chip TMS320F2812 of TI company, the photovoltaic control system with dual-DSP redundant structure is studied and implemented. Dual-DSP can share process signal and make a backup for each other. They determine the fault condition by detecting respective key signal and notify the backup DSP to switch. The disadvantages of low speed of redundancy switching and low data sampling frequency in the traditional cold sampling frequency have been overcome, whereby reducing the defect time and improving the reliability and stability in the system. The experiment results indicate that this scheme is practical and feasible.

Key words: redundancy technology, dual-DSP, photovoltaic controller

太阳能是重要的可再生能源之一,是取之不尽、用之不竭、无污染、人类能够自由利用的能源,光伏能源被认为是二十一世纪最重要的新能源。

在几乎所有的光伏发电系统中,都涉及到一系列的大功率、高效率、高质量的能量转换和控制,这个过程需要对大量的光伏逆变控制系统进行研究^[1-3]。

早期的光伏控制系统采用模拟电路来实现比例、积分、微分控制^[4],其优点是成本低、容易实现;缺点是参数调节困难,难以实现复杂的控制算法。现在逐渐转向采用数字信号处理器(DSP),通过软件编程的方法实现控制算法,进而实现控制的功能,以往的光伏控制器只采用一片 DSP 芯片对全部信号进行处理,因而处理数据较大,从而限制了系统处

收稿日期：2014-07-15

基金项目：国家自然科学基金资助项目(51277150, 51307140); 陕西省工业攻关基金资助项目(2013K07-05); 陕西省教育厅产业化培育基金资助项目(14JF020); 电力设备电气绝缘国家重点实验室开放基金资助项目(EIPE12209); 西安市碑林区科技计划基金资助项目(GX1210); 陕西省重点学科建设专项资金资助项目(105-5X1201)。

作者简介：柯程虎,男,博士生,研究方向为新能源发电及智能微电网。E-mail: 56222987@qq.com。张辉,男,教授,博导,研究方向为再生能源发电、新型电能存储与电动车驱动系统。E-mail: zhangh@xaut.edu.cn。

理信号的效率,若工作时 DSP 芯片出现故障而停止工作,信号将不能被处理,从而不能实现光伏控制系统的信号处理,故系统可靠性不高。

针对单芯片光伏控制器的以上缺点,有必要考虑双机冗余备份技术^[5]在光伏控制系统中的应用。

冗余技术主要包括两个方面:功能性冗余和结构性冗余。功能性冗余又分为静态功能冗余和动态功能冗余;结构性冗余又分为硬件冗余、软件冗余和时间冗余^[6]。

二十世纪 50 年代,冯·诺依曼率先提出了适用容错技术中的复合冗余方法^[7],其基本思想是通过用多个器件冗余组成一个单个器件,来提高单个部件存在的可靠性不高的问题,在同一时期还出现了莫尔·香农冗余法^[6-7]。二十世纪 60 年代则是以硬件冗余容错为主,硬件冗余是对关键性的部件配备多份,即在物理层面可通过元件的重复而获得自动恢复的作用,如三模冗余、N 模冗余等,硬件冗余包括系统级冗余、部件级和元器件级冗余^[6-8]。二十世纪 70 年代则是解析冗余容错发展时期,建立在解析

数学模型之上的解析冗余技术得到关注,并逐渐发展起来,由美国首先提出了解析冗余技术代替硬件冗余技术的想法,即通过比较观测器的输出得到系统故障信息的新思想^[9]。80 年代至今,冗余技术向着智能化方面发展,促进了冗余技术发展进程^[10-12]。

本文在硬件冗余的基础上加以改进并设计了双机冗余方案,以 TMS320F2812 DSP^[13-14]为核心,通过对故障检测模块^[15]、自动判决模块关键技术的研究完成了一种双 DSP 冗余结构光伏控制系统的设计。

1 系统总体框架与设计方案

双 DSP 冗余结构光伏控制系统总体框架结构如图 1 所示。两级式并网逆变^[16]的前级为 BOOST 升压电路,由光伏阵列 PV 板、输入储能电感 L₁、功率开关管 Q₀、二极管 D 组成,大电容 C₁ 存储 DC-DC 经 BOOST 电路升压后的电压,后级全桥逆变器由 Q₁~Q₄ 四个开关管、并网滤波电感 L₂、并网滤波电容 C₂ 组成, i_o 为并网逆变器的输出电流, u_e 为市电电压。

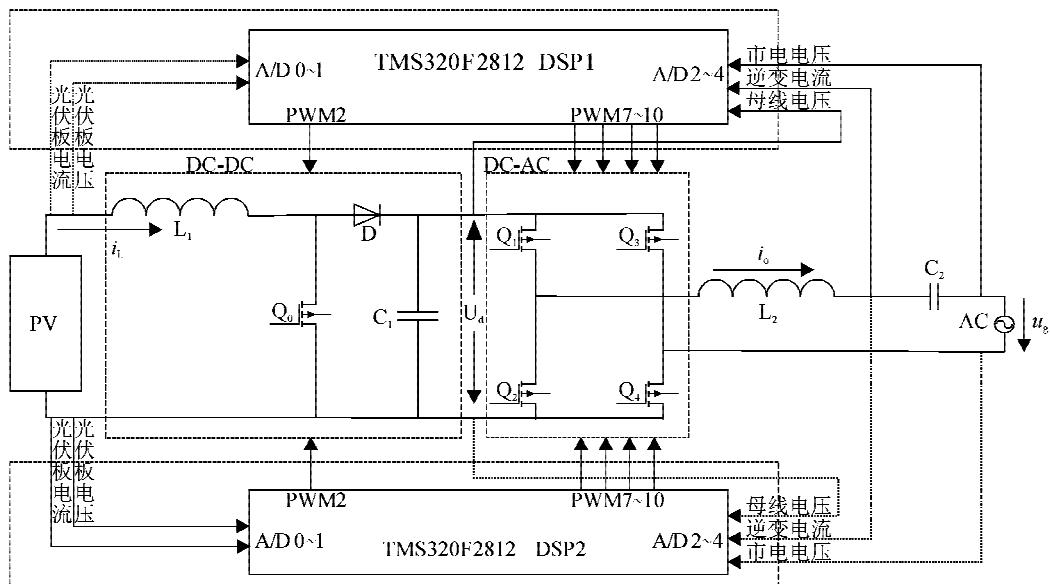


图 1 系统框架结构图
Fig. 1 The structure of the system

DSP1 采样市电电压、逆变电流、母线电压信号,输出 PWM 控制逆变桥电路。DSP2 采样光伏板电压、光伏板电流信号,输出 PWM 信号控制 BOOST 升压电路。当 DSP1 发生故障,DSP2 迅速切换执行采样市电电压、逆变电流、母线电压信号工作,输出 PWM(即 PWM 7~10)控制逆变桥电路。当 DSP2 发生故障,DSP1 迅速切换并执行采样光伏板电压、光伏板电流信号工作,输出 PWM(即 PWM 2)控制 BOOST 升压电路。

双 DSP 冗余系统方案设计如图 2 所示。光伏板电压信号、光伏板电流信号、市电电压信号、母线电压信号、逆变电流信号经过信号调理模块的滤波和限幅后输入到两个 DSP 的 A/D 中,DSP1 采样处理市电电压信号、母线电压信号、逆变电流信号并输出相应的 PWM 信号控制逆变桥电路,DSP2 采样处理光伏板电压信号、光伏板电流信号并输出相应的 PWM 信号控制直流-直流升压变换器。

当 DSP2 发生故障,故障检测模块通过监测

DSP2 的 CLKOUT 信号及 RESET 信号的变化从而产生上升沿信号通知自动判决模块,自动判决模块被触发后产生由高电平到低电平的跳变并将此低电平送入 DSP1 指定的 I/O 口中,当 DSP1 检测到

指定 I/O 口为低电平时就知道 DSP2 已经发生故障,从而 DSP1 程序作出跳转并执行光伏板电压信号、光伏板电流信号的采样处理及 PWM 输出任务。DSP1 发生故障时,冗余切换原理同上。

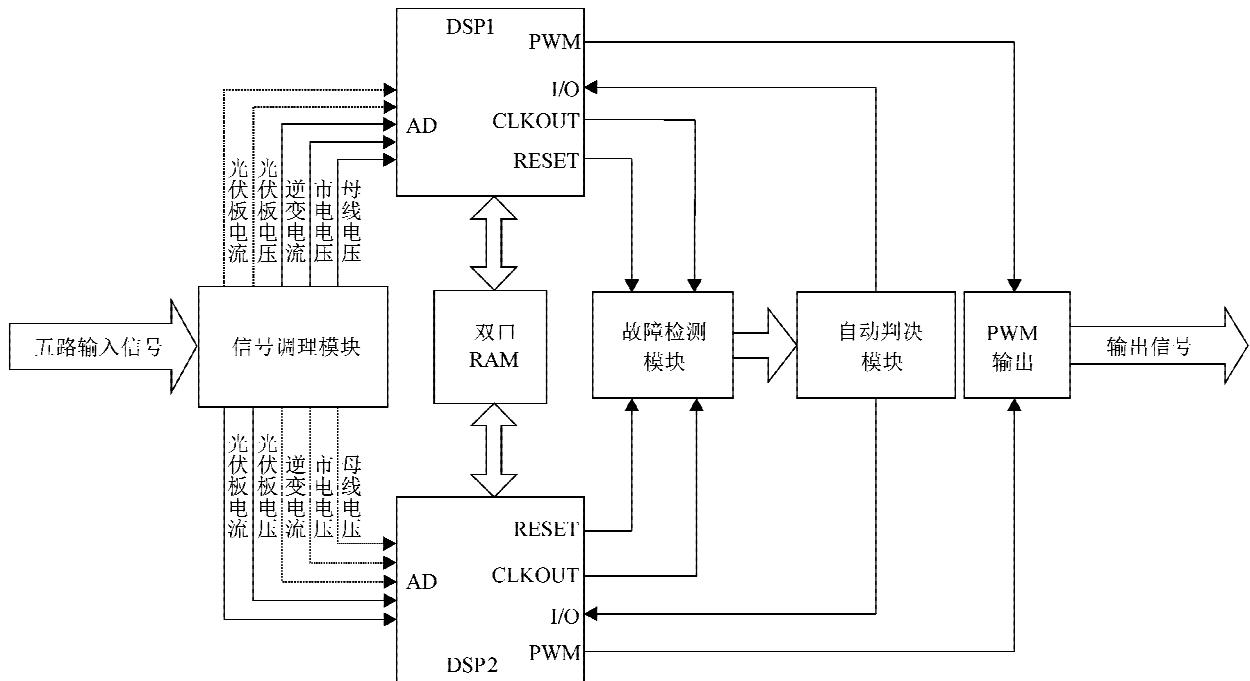


图 2 双 DSP 冗余系统方案设计框图

Fig. 2 Block diagram of Dual-DSP redundant system design

2 双 DSP 冗余系统关键技术设计

双 DSP 同时运行的情况下时刻检测故障发生并迅速切换备份 DSP 完成冗余工作,需要解决的关键技术有:硬件故障检测模块设计、软件故障检测模块设计、自动判决模块设计、双口 RAM 模块设计。

2.1 硬件故障检测模块设计

硬件故障与正常的 DSP 最大的区别就是时钟输出引脚 CLKOUT 信号不同,正常的 DSP 时钟输出引脚为周期性方波,而硬件故障 DSP 的时钟输出引脚停止输出。因此根据这一特点,设计硬件故障检测模块原理如图 3 所示。

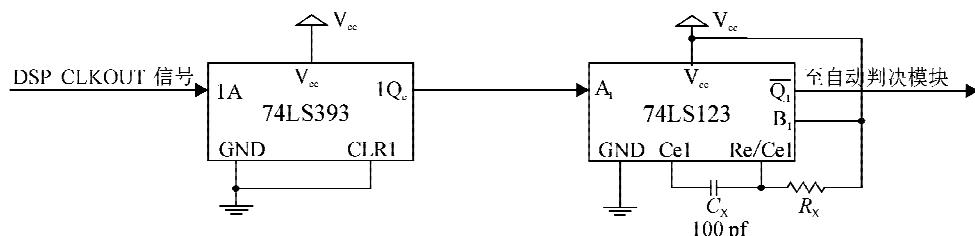


图 3 硬件故障检测模块原理图

Fig. 3 Schematic diagram of the hardware malfunction detection

由图 3 可看出,硬件故障诊断模块是由一个双四位二进制计数芯片 74LS393^[17]与一个双可再触发单稳触发芯片 74LS123^[18]组成。74LS393 在 CLR1 为低电平时,DSP CLKOUT 脉冲下降沿输入 1A 引脚开始计数,74LS393 有 1Q_a、1Q_b、1Q_c、1Q_d 四个输出,由手册得知采用 1Q_c 输出周期为 CLKOUT 周期的 8 倍,送至 74LS123 的 A₁ 负脉冲触发端,74LS123 的 \bar{Q}_1 产生一个与 C_x 、 R_x 值有关的负

脉冲宽度,根据芯片手册得知:当 $C_x \ll 1000 \text{ pf}$ 的时候, \bar{Q}_1 产生的负脉冲宽度(单位为 ns) $T_w = K \times R_x \times C_x$,当 74LS123 电压为 5 V、温度为 25°C 时,K 值与 C_x 关系如图 4 所示。所以当 $C_x = 100 \text{ pf}$ 、 $R_x = 17K$ 时,K 近似为 0.6,则 $T_w = 1020 \text{ ns}$ 。

又因为 DSP 在初始化时,时钟输出引脚为 15 MHz,所以 74LS123 的 \bar{Q}_1 输出的周期为 8 倍 CLKOUT,即 528 ns。从而得知 74LS393 的 1Q_c 输出周期

小于74LS123的 \bar{Q}_1 负脉冲宽度,这样在CLKOUT信号正常的情况下,74LS123的 \bar{Q}_1 负脉冲在达到高电平之前一直被触发,即 \bar{Q}_1 一直保持低电平,当DSP发生故障,CLKOUT信号停止,74LS393不再计数输出周期性脉冲信号即不会触发74LS123,从而 \bar{Q}_1 的负脉冲经过1020 ns后,信号发生由低到高的改变,因此故障发生后,这个上升沿跳变信号输入给自动判决模块。

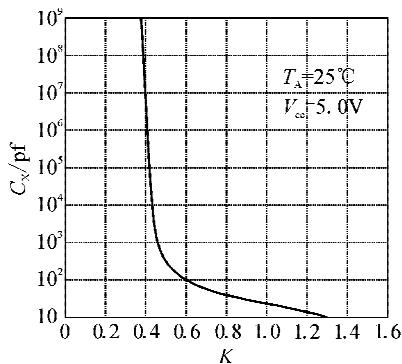


图4 K与Cx关系图

Fig. 4 Relational graph between K and C_x

2.2 软件故障检测模块设计

系统在实际运行中出现最多的不是硬件故障而是像程序跑飞、进入不了中断、程序锁死等软件故障^[19]。看门狗定时器是作为监控软件故障的理想部件,看门狗定时器是DSP芯片中一个独立的计数

模块,如果不周期性地使看门狗计数寄存器复位,看门狗模块将产生计数溢出,从而导致整个系统复位,此时DSP的XRS引脚被拉低^[20]。根据这一特点设计的软件故障检测模块原理如图5所示。

由图5可看出软件故障检测模块也是由一个74LS393与一个74LS123组成,只是接法顺序与硬件故障检测模块不同。DSP的XRS引脚(即RESET信号)接到74LS123的A₂输入端,74LS123的输出端Q₂接到74LS393的2A输入端,输出端2Q_a接至自动判决模块。

软故障模块通过监测DSP的RESET信号的电平变化来判断是否需要切入冗余备份。通常在DSP正常工作的情况下RESET信号为高电平,此高电平输入到74LS123的A₂端,当B₂与Clear2都接高电平时,根据手册可知,74LS123的Q₂输出低电平,而计数器74LS393只在2A有下降沿时才开始计数,因此计数器输出最低位2Q_a保持低电平不变。当有软故障发生时并且看门狗溢出复位,使得看门狗复位状态标志位置1,从而导致RESET信号输出低电平,即切入冗余备份。74LS123的Q₂产生一正脉冲,使74LS393计数器的2A端出现下降沿跳变,即74LS393开始计数,2Q_a产生由低电平到高电平的变化并输出至自动判决模块。

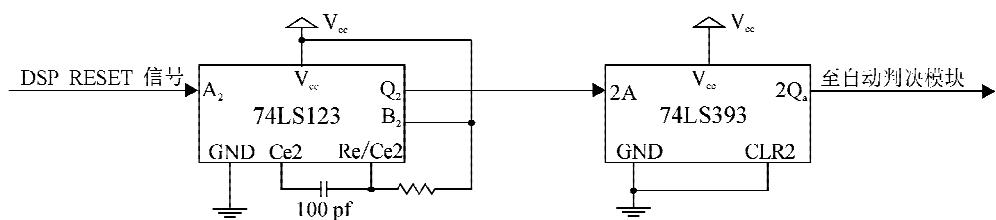


图5 软件故障检测模块原理图
Fig. 5 Schematic diagram of the software malfunction detection

2.3 自动判决模块设计

自动判决模块是根据故障DSP的硬件、软件检测模块送达的信号进行判决并将判决结果送至正常DSP的I/O中,当正常DSP的I/O检测到此信号时即刻作出冗余切换。自动判决模块主要由一个双上升沿触发的D触发器74LS74^[19]、一个或门74LS32及一个非门74LS04^[21]构成,如图6所示。

硬件故障检测模块或者软件故障检测模块的上升沿电平经过一个或门74LS32输入到触发器74LS74的1CLK中,当74LS74的1PRE、1CLR都接高电平的时候,根据手册可知,1Q的输出是和触发器的1D有关的,当1D为高电平时1Q为低电平,当1D为低电平时1Q为高电平。经过74LS04反向后进入DSP的I/O口。

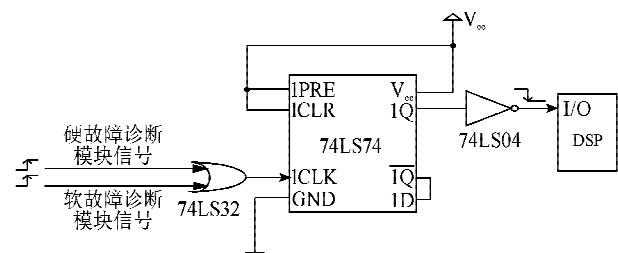


图6 自动判决模块原理图
Fig. 6 Schematic diagram of automatic judgment module

图6中74LS74的1Q端在上电时会被设定为低电平状态,即1Q端被设定为高电平状态,又因为1Q端与1D端用导线连接,即1D在上电时为高电平状态。如果软件或硬件发生故障,故障检测后的上升沿信号经过74LS32或门后,即有上升沿信号

进入 74LS74 芯片的 1CLK 端, 1PRE 与 1CLR 端都接高电平, 因此, D 触发器开始工作, 从而 1Q 端的电平状态变为高, 即信号经过 74LS04 非门后, 经过 $10\text{k}\Omega$ 、 $15\text{k}\Omega$ 电阻分压后进入 DSP 芯片的 I/O 脚 (DSP 输入管脚电压必须小于 3.3V)。

2.4 双口 RAM 模块设计

系统加入双口 RAM 模块设计主要是为了解决

两个 DSP 之间的通信问题以及数据继承问题。本文采用 CYPRESS 公司 $2K \times 16$ CMOS 双端口静态 RAM 芯片 CY7C133-55，具有两套独立、完全对称的地址总线、数据总线、控制总线，两个端口允许访问存储器任意存储单元，-55 表示芯片存取时间为 55 ns，采用 68 管脚的 PLCC 封装形式。CY7C133-55 电路连接如图 7 所示。

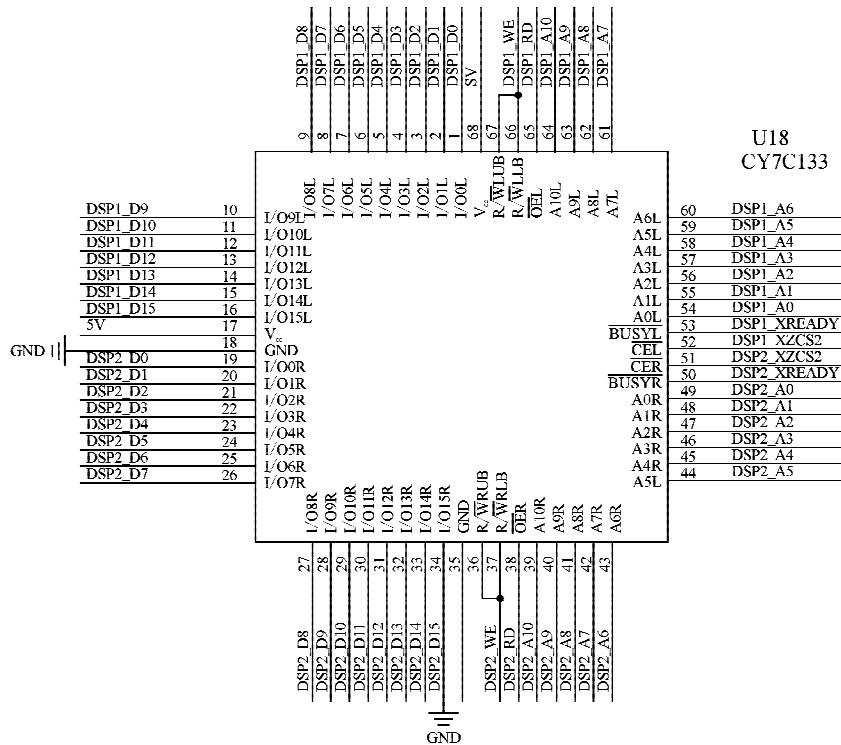


图 7 双口 RAM 电路

Fig. 7 The circuit of dual-port RAM

根据手册可知,当 CY7C133 的 R/ \overline{W}_{LB} 脚、R/ \overline{W}_{UB} 脚、 \overline{CE} 脚均为低电平时,不论 \overline{OE} 脚为什么状态,CY7C133 会被写入 16 位数据。当 CY7C133 的 R/ \overline{W}_{LB} 脚为高电平、R/ \overline{W}_{UB} 脚为高电平、 \overline{CE} 脚为低电平、 \overline{OE} 脚为低电平,CY7C133 会被读出 16 位数据。因此 CY7C133 脚 R/ \overline{W}_{LB} 、R/ \overline{W}_{UB} 并联接到 DSP 的 WE 脚, \overline{CE} 脚片选信号接到 DSP 的 XZCS2 脚, \overline{OE} 脚输出使能信号接到 DSP 的 RD 脚。

DSP 通过片选信号 XZCS2 接到 CY7C133 上，扩展区域为 DSP 的 XINTF 接口的 Zone2 区域，经过 11 根地址线连接，所以访问外部空间为 0x080000~0x080800，由此可知当 DSP 读写双口 RAM 的过程如下：当 DSP 的 WE、XZCS2 脚同时为低电平，DSP 将向 CY7C133 写入 16 位数据；当 DSP 脚 WE 为高电平、脚 XZCS2、RD 为低电平时，DSP 将读出 CY7C133 中的 16 位数据。读、写数据

的地址由该时刻地址线上的值决定,数据根据 16 位数据线传递。

3 双 DSP 冗余系统硬件、软件设计

3.1 双 DSP 元余系统硬件设计

系统硬件主要分为六个大部分：双 DSP 模块、信号调理模块、故障检测^[22]及判决模块、双口 RAM 模块、调试模块、电源及复位模块。系统硬件结构框图如图 8 所示。

1) 电源模块原理设计

5V、2A 的直流电源适配器通过电源接口给硬件系统供电,5V 电压通过跳线帽选择,一路为双口 RAM 模块、故障检测及判决模块供电,另一路通过 TI 公司的 TPS767D301 双输出低稳压调节电源芯片为 DSP 提供 3.3V 和 1.8V 电压以及为 JTAG 口调试模块中缓冲芯片提供 3.3V 电压。3.3V、1.8V 电源模块原理图如图 9 所示。

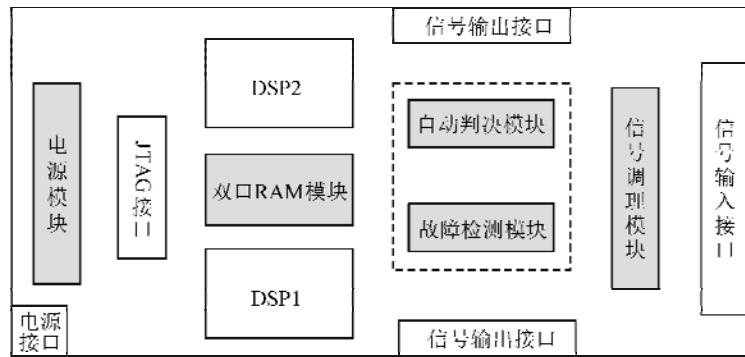


图 8 硬件结构框图
Fig. 8 Structure diagram of the hardware

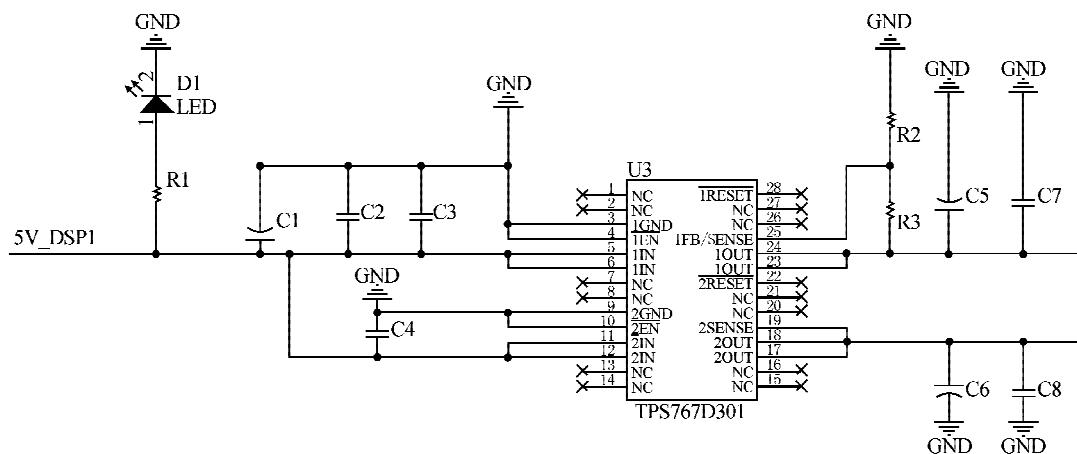


图 9 3.3V、1.8V 电源电路
Fig. 9 Circuit of 3.3V and 1.8V power supply

2) 菊花型 JTAG 接口原理设计

系统要对两片 TMS320F2812 芯片进行联合仿真调试, 双 DSP 系统和一般的单 DSP 芯片系统调

试方式不同。

因此, 必须在仿真器与两个 DSP 之间采用多处理器接法的菊花形链接, 如图 10 所示。

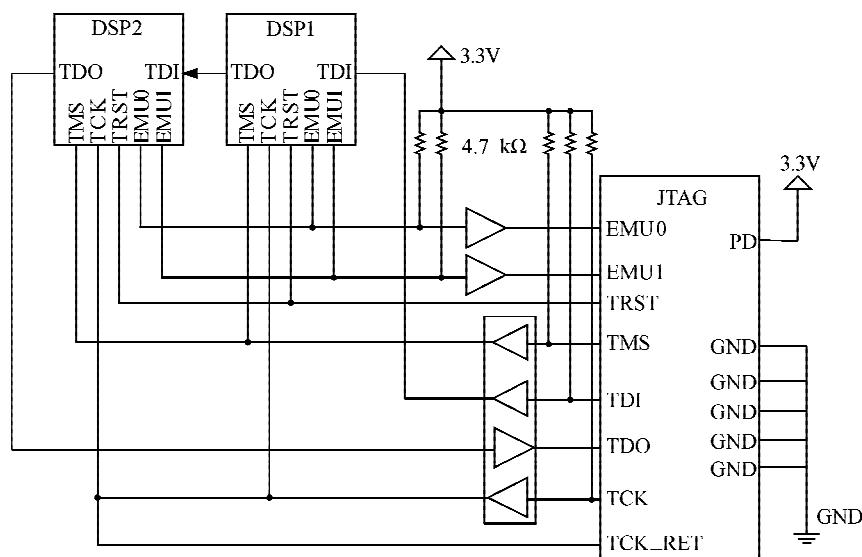


图 10 菊花型 JTAG 接口原理图
Fig. 10 Schematic diagram of daisy chain topology JTAG interface

菊花型 JTAG 链接能把仿真器和处理器相隔离并将仿真信号进行缓冲以及为两个 DSP 提供足够的信号驱动。

为了较好地控制时序中的斜升率,处理器的 TMS、TDO、TDI 和 TCK 信号必须通过统一物理器件封装进行缓冲,缓冲驱动芯片为 TI 的 SN74LV244B,此芯片由 2 组四位缓冲驱动器组成,每组都有各自的 \overline{OE} 使能端,当 \overline{OE} 为低电平时,数据从 A 端输入,从 Y 端输出;当 \overline{OE} 为高电平时,Y 端为高阻态。TMS、TDI 和 TCK 的输入缓冲必须具有上拉 4.7 kΩ 电阻连接到 3.3V 电压,为了在未连接仿真器时这些信号能保持在已知值以及与 DSP 输入端电平匹配。

3.2 双 DSP 冗余系统软件设计

DSP 故障分为硬件故障和软件故障,都是通过

程序检测各自指定 I/O 口电平得知是否另一 DSP 发生故障^[23]。

对于每一个 DSP 都要在程序中启动看门狗程序,在程序中定时复位看门狗计数器。当软件发生故障时,例如程序跑飞、进入死循环等,如果没有及时复位看门狗计数器,会导致看门狗计数器溢出且看门狗复位即 WDFLAG 标志位置为 1,进而 DSP RESET 引脚被置为低电平。对于每一个 DSP 硬件故障如掉电处理,DSP CLKOUT 信号停止,从而通知故障检测及判决模块,又由于系统采样 50Hz 的正弦信号,对正弦信号一个周期采样 400 次,这样定时器周期设置为 50 μs,一个定时器周期里有比较单元 1、2 中断,定时器 T1 比较中断及周期中断,每个中断时间相隔 12.5 μs,从而设计系统整体程序流程如图 11 所示。

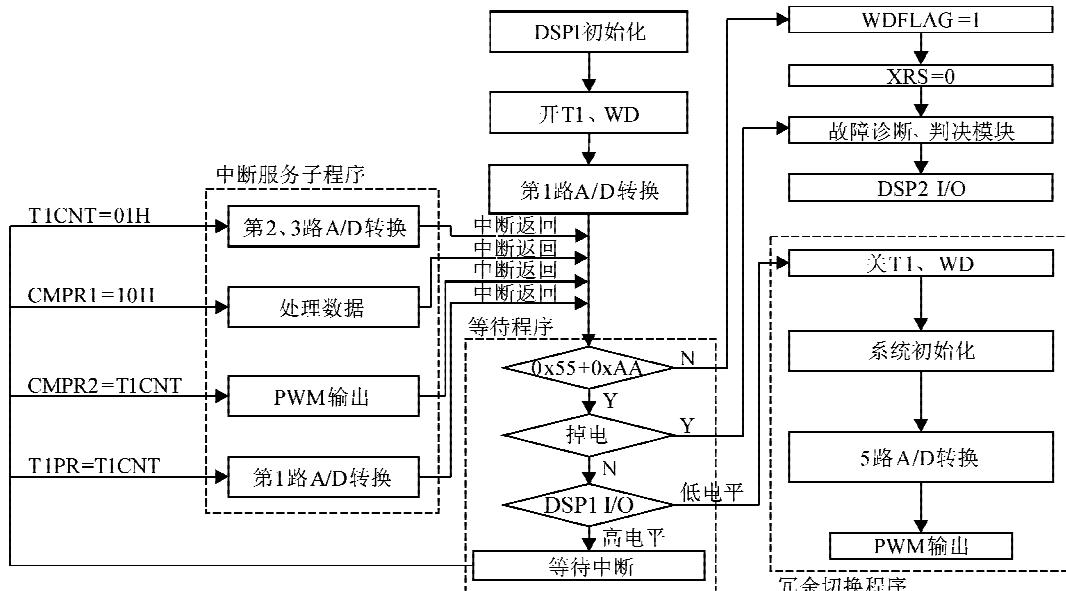


图 11 DSP1 整体程序流程图
Fig. 11 The program flow chart of DSP1

在第一路 A/D 转换后插入等待程序,给 DSP1 及时写入 0x55+0xAA 程序并检测 DSP1 I/O 口电平,若为高电平则继续等待中断,若为低电平则程序跳转到冗余切换模块,开始采样处理 5 路正弦信号。从而可知程序每隔 12.5 μs 检测一次 I/O 电平,即一旦 DSP2 发生故障,DSP1 最多 12.5 μs 切换冗余程序,完成冗余功能。

当 DSP 在等待中断处检测到 DSP 的 I/O 为低电平时,即程序调用切换程序,进入冗余切换程序,如下所示。

```

Uint32 io_flag; // 定义循环标志位
io_flag=0; // 置循环标志位 0
while(io_flag==0)

```

```

{
if(GpioDataRegs.GPADAT.bit.GPIOA0==0)
// 检测 DSP 的 I/O 电平
{
void qiehuan(); // 调用切换函数
}
}

```

在 void qiehuan() 程序中首先要关定时器和看门狗模块,其次重新初始化系统,打开定时器 1、定时器 3,开启 5 路 AD 转换,输出相应的 PWM 波形。程序如下所示。

```

Void qiehuan(void)
{

```

```

EvaRegs. T1CON. bit. TENABLE=0;
//禁止定时器 T1
SysCtrlRegs. WDCR = 0x0068;
//禁止看门狗
InitRongyu(); //冗余配置初始化
InitAdc(); //ADC 初始化
InitEv(); //EV 初始化
EvaRegs. T1CON. bit. TENABLE=1;
//开定时器 T1
EvbRegs. T3CON. bit. TENABLE=1;
//开定时器 T3
io_flag=1; //置循环标志位 1
}

```

4 系统容错功能调试及结果

本文主要解决的硬件故障是由于 DSP 芯片因损坏或掉电而不能正常工作时,导致其 CLKOUT 引脚输出异常的那一类故障,此类故障必须投入硬件冗余备份才能解决。所以本文通过以下两种方法来模拟硬件故障。

1) 掉电故障

在两个 DSP 都正常工作时,DSP1 则写入等待 IO 电平变化的程序(当程序检测 IO 电平变为低电平后跳转至工作阶段,输出 PWM 波形)。两 DSP 同时上电工作,此时 DSP1 则在等待故障的发生。而 DSP2 正常运行,DSP2 的 CLKOUT 引脚输出频率为 15 MHz 周期性脉冲信号,如图 12 所示。而 74LS123 的 \bar{Q}_1 引脚一直处于低电平状态,DSP1 的 IO 脚一直处于高电平状态,DSP1 芯片则处于等待故障来临状态,从而程序不会发生跳转。



图 12 CLKOUT 脚输出时钟波形图

Fig. 12 The clock waveform of CLKOUT pin output

当对系统中 DSP2 突然掉电处理,即 DSP2 出现故障,此时 DSP2 的 CLKOUT 引脚的输出不再是周期性的方波信号而是低电平,而且 74LS123 的 \bar{Q}_1 脚的波形从低电平变为高电平,如图 13 所示。

此上升沿跳变进入自动判决模块并导致 DSP1 的 IO 脚变为低电平,DSP1 的程序检测到 IO 口为低电平时,程序发生跳转并输出相应的 PWM 信号。这说明硬件检测模块、自动判决模块发挥了冗余切换的作用。



图 13 发生故障后 74LS123 的 \bar{Q}_1 脚跳变图

Fig. 13 The waveform of \bar{Q}_1 pin in 74LS123 after malfunctioned

2) 编写软件使得 CLKOUT 脚波形改变

上述掉电处理仅仅测试了 CLKOUT 引脚从正常到无的状况,现在还需要检测 DSP1 的 CLKOUT 时钟异常输出的情况下,系统是否能实现容错功能。

在系统设计的时候,对 74LS123 的外接电阻设为 $100 \text{ k}\Omega$,外接电容设为 100 pF ,因此 74LS123 的 \bar{Q}_1 输出端会产生一个宽度为 1.020 ns 的负脉冲信号。调试时首先编写使得 DSP1 的 CLKOUT 脚输出 15 MHz 周期性的脉冲信号的程序,经过 74LS393 后输出周期为 528 ns 的脉冲信号。在 CLKOUT 的输出经过一段时间,即程序延迟一段时间后,改变程序使 DSP1 的 CLKOUT 脚输出 3.75 MHz 周期性的脉冲信号,如图 14 所示。

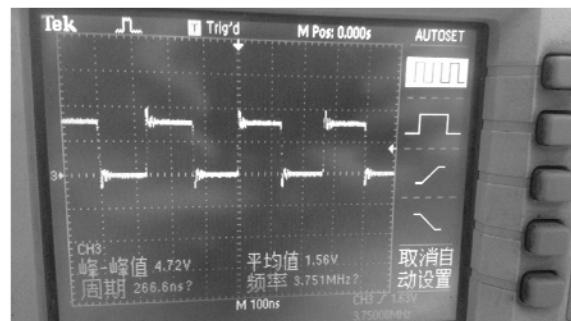


图 14 改变 CLKOUT 脚周期波形图

Fig. 14 The waveform of changed CLKOUT pin

经过 74LS393 后输出周期为 2.128 ns 的脉冲信号,因为 2.128 ns 远远大于 1.020 ns ,74LS393 输出的负脉冲信号不会再被触发为低电平,因此在程序改变 1.020 ns 后 74LS393 输出由低电平变为高电平,此上升沿跳变进入自动判决模块并导致

DSP2 的 IO 脚发生由高电平到低电平的跳变,如图 15 所示。DSP2 的程序检测到 IO 口为低电平时,因此认为 DSP1 发生故障从而通知 DSP2 做出反应。

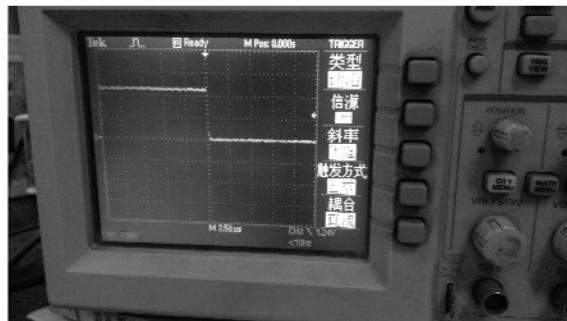


图 15 发生故障后 DSP2 IO 口电平跳变图
Fig. 15 The waveform of
DSP2 IO interface after malfunctioned

3) 切换结果

设置 DSP1 的定时器 T3 为 1 000 μ s,在等待程序处插入检测 DSP1 I/O 口电平程序。设置 DSP2 的 CLKOUT 脚输出 15MHz 的方波。在两个 DSP 同时上电工作时,对 DSP2 突然掉电处理,此时 DSP1 检测到 I/O 低电平并切换程序输出相应的 PWM 波形,如图 16 所示。



图 16 DSP1 冗余切换后 PWM 输出波形图
Fig. 16 The waveform of DSP1
PWM output after redundancy switched

5 结 论

本文详细讲述了双 DSP 冗余系统关键技术的原理设计,设计了双 DSP 冗余结构的光伏控制系统的硬件平台,并在此硬件平台上设计了实现系统冗

余切换功能的程序。

针对传统冷备份系统冗余切换速度慢、数据采样频率低的缺点,设计了每个 DSP 分担处理信号并通过监测各自的关键信号来判断是否发生故障并迅速通知备份 DSP 做出切换的互为备份的系统。

实验结果表明,系统中一个 DSP 发生故障,另一 DSP 能够及时做出切换,实现双 DSP 系统的容错功能。

参 考 文 献:

- [1] 徐云. 谁能驱动中国——世界能源危机和中国方略 [M]. 北京:人民出版社,2006:10-15.
- [2] 支娜,张辉,邢小文. 直流微电网协调控制策略研究[J]. 西安理工大学学报,2012, 28(4):421-426.
Zhi Na, Zhang Hui, Xing Xiaowen. DC microgrid coordinated control strategy research[J]. Journal of Xi'an University of Technology, 2012, 28(4):421-426.
- [3] 赵清林,郭小强,邬伟扬. 单相逆变器并网控制技术研究 [J]. 中国电机工程学报,2007,27(16):60-64.
Zhao Qinglin, Guo Xiaoqiang, Wu Weiyang. Research on control strategy for single-phase grid-connected inverter [J]. Proceedings of the CSEE, 2007, 27(16):60-64.
- [4] 李鹏. 基于随机数直接搜索法的 PID 控制参数整定及鲁棒 PID 控制参数整定[D]. 北京:北京化工大学,2006.
Li Peng. PID parameter tuning and robustness PID tuning based on LJ method[D]. Beijing: Beijing University of Chemical Technology, 2006.
- [5] 王建虹. 一种高可靠性双机冗余系统的设计[J]. 国外电子测量技术,2008,27(4):42-44.
Wang Jianhong. Highly reliable hot standby redundant system of computer[J]. Foreign Electronic Measurement Technology, 2008, 27(4):42-44.
- [6] 毛南. 实时双机嵌入式容错系统的研究及应用[D]. 北京:中国农业大学,2007.
Mao Nan. Real fault-tolerant dual embedded system and investigation of schedulability[D]. Beijing: China Agricultural University, 2007.
- [7] 张汨. 双机系统的冗余及仲裁策略研究[D]. 成都:电子科技大学,2010.
Zhang Mi. Research on fault-tolerance technology in dual redundancy computer[D]. Chengdu: University of Electronic Science and Technology of China, 2010.
- [8] 冯秀丽. 基于解析冗余技术的动态系统故障诊断方法研究[D]. 南京:南京理工大学,2004.
Feng Xiuli. Fault and diagnosis based on Redundant technology [D]. Nanjing: Nanjing University of Science & Technology, 2004.
- [9] 钱华明. 故障诊断与容错技术及其在组合导航系统中的应用研究[D]. 哈尔滨:哈尔滨工程大学,2004.

- Qian Huaming. Research on fault diagnosis and tolerant technology and its application to integrated navigation system[D]. Harbin: Harbin Engineering University, 2004.
- [10] 张艳辉. 双机冗余综合导航信息处理系统研究与设计[D]. 哈尔滨: 哈尔滨工程大学, 2009.
- Zhang Yanhui, The study and design of dual Computer redundancy integrated navigation[D]. Harbin: Harbin Engineering University, 2009.
- [11] 程海燕. 智能交通信号协调控制系统研究[D]. 西安: 西北工业大学, 2006.
- Cheng Haiyan. Research on intelligent traffic signal coordinated control system [D]. Xi'an: Northwestern Polytechnical University, 2006.
- [12] 丁鑫. 基于网络冗余技术的应用[J]. 工业控制计算机, 2014, (5): 162, 164.
- Ding Xin. Application of network redundancy[J]. Industrial Control Computer, 2014, (5): 162, 164.
- [13] 苏奎峰, 吕强, 常天庆, 等. TMS320F281x DSP 原理及 C 程序开发[M]. 北京: 北京航空航天大学出版社, 2008.
- [14] 钟志国, 周春桃, 万金良. 冗余技术在维持 DCS 系统稳定运行中的作用[J]. 自动化应用, 2012, (6): 4, 6.
- Zhong Zhiguo, Zhou Chuntao, Wan Jinliang. Redundant technology applied in stable operation of DCS system[J]. Automation Application, 2012, (6): 4, 6.
- [15] 杨东东, 马红光, 徐东辉. 单输入单输出系统故障检测中匹配混沌激励的设计[J]. 物理学报, 2014, 63(12): 79-87.
- Yang Dongdong, Ma Hongguang, Xu Donghui. Design of the matched chaotic stimulation for fault detection of the single input single output system[J]. Acta Physica Sinica, 2014, 63(12): 79-87.
- [16] 范永刚, 陈曦. 基于 DSP 的光伏发电并网系统研究[J]. 自动化博览, 2012, (3): 72-74.
- Fan Yonggang, Chen Xi. Research on DSP-based photovoltaic grid-connected system[J]. Automation Panorama, 2012, (3): 72-74.
- [17] 盛慧. 基于单片机的 8 位频率计设计[J]. 信息与电脑, 2011, (3): 47-48.
- Sheng Hui. Design of the 8 frequency meter based on SCM technology[J]. China Computer & Communication, 2011, (3): 47-48.
- [18] 朱琳, 刘爽, 张伟. 用于调 Q 的高压、超快脉冲发生器[J]. 现代电子技术, 2009, (15): 101-107.
- Zhu Lin, Liu Shuang, Zhang Wei. High speed and voltage pulse generation for Q-switching[J]. Modern Electronics Technique, 2009, (15): 101-107.
- [19] 张玉杰. 单片机软件监视抗干扰技术[J]. 陕西科技大学学报, 2003, 21(1): 81-83.
- Zhang Yujie. Design of anti-interference using software watchdog in MCU[J]. Journal of Shaanxi University of Science & Technology, 2003, 21(1): 81-83.
- [20] 周东华, 史建涛, 何潇. 动态系统间歇故障诊断技术综述[J]. 自动化学报, 2014, 40(2): 161-171.
- Zhou Donghua, Shi Jiantao, He Xiao. Review of intermittent fault diagnosis techniques for dynamic systems [J]. Acta Automatica Sinica, 2014, 40(2): 161-171.
- [21] 高昆, 陈勇. 导弹地面测试系统液压源组件的研制[J]. 兵工自动化, 2006, 25(8): 81-82.
- Gao Kun, Chen Yong. Development of hydraulic power source subassembly for missile ground measurement system[J]. Ordnance Industry Automation, 2006, 25(8): 81-82.
- [22] 刘明华, 南海鹏, 余向阳. 基于非线性主元分析的水轮机调节系统传感器故障诊断[J]. 西安理工大学学报, 2012, 28(2): 204-209.
- Liu Minghua, Nan Haipeng, Yu Xiangyang. Fault diagnosis for sensors of hydro turbine regulation system based on nonlinear component analysis[J]. Journal of Xi'an University of Technology, 2012, 28(2): 204-209.
- [23] 李婵娟, 牛犇, 曾嵘. 基于光电电场传感器的复合绝缘子内部绝缘故障检测[J]. 高电压技术, 2014, 40(8): 2422-2428.
- Li Chanxiao, Niu Ben, Zeng Rong. Detection of internal insulation defects of composite insulator based on electro-optic electric field sensor[J]. High Voltage Engineering, 2014, 40(8): 2422-2428.

(责任编辑 王卫勋)